

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001 年 10 月 11 日 (11.10.2001)

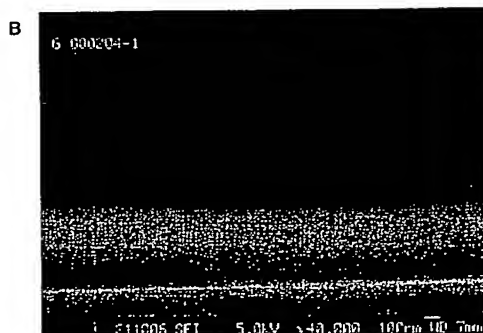
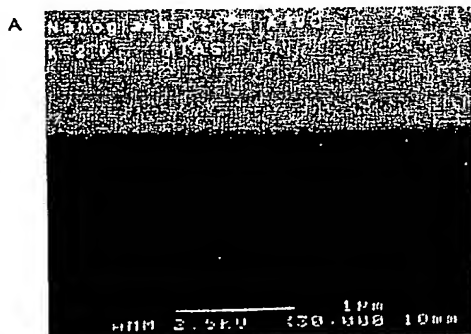
PCT

(10) 国際公開番号
WO 01/75957 A1

- (51) 国際特許分類⁷: H01L 21/316, 21/768 (72) 発明者; および
(75) 発明者/出願人 (米国についてののみ): 村上裕彦 (MURAKAMI, Hirohiko) [JP/JP]. 田中千晶 (TANAKA, Chikaki) [JP/JP]. 平川正明 (HIRAKAWA, Masaaki) [JP/JP]; 〒300-2635 茨城県つくば市東光台 5-9-7 株式会社アルバック 筑波超材料研究所内 Ibaraki (JP).
- (21) 国際出願番号: PCT/JP01/02885
- (22) 国際出願日: 2001 年 4 月 3 日 (03.04.2001)
- (25) 国際出願の言語: 日本語 (74) 代理人: 弁理士 打揚洋次 (UCHIAGE, Yohji); 〒160-0004 東京都新宿区四谷 3-1 須賀ビル 6 階 Tokyo (JP).
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2000-101478 2000 年 4 月 3 日 (03.04.2000) JP (81) 指定国 (国内): CN, KR, US.
特願 2000-357808 2000 年 11 月 24 日 (24.11.2000) JP (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
特願 2001-045276 2001 年 2 月 21 日 (21.02.2001) JP
特願 2001-046727 2001 年 2 月 22 日 (22.02.2001) JP
特願 2001-046728 2001 年 2 月 22 日 (22.02.2001) JP
特願 2001-046797 2001 年 2 月 22 日 (22.02.2001) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アルバック (ULVAC, INC.) [JP/JP]; 〒253-8543 神奈川県茅ヶ崎市萩園 2500 番地 Kanagawa (JP). 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。
- 添付公開書類:
— 国際調査報告書

(54) Title: METHOD FOR PREPARING POROUS SOG FILM

(54) 発明の名称: 多孔質 SOG 膜の作製方法



(57) Abstract: A method for preparing a porous SOG film, characterized in that it comprises providing an organic silane solution containing an organic silane, water and an alcohol, subjecting the organic silane solution to hydrolysis under an acidic or alkaline condition, and heating the resulting mixture in the presence of a surfactant. The method has allowed the preparation of a porous SiO₂ film which has a low relative dielectric constant and is also free from the change of its relative dielectric constant even when a film is laminated thereon after the formation thereof in a semiconductor process. The organic silane is preferably an organic silane being hydrolyzable, such as TEOS and TMOS, and the surfactant is preferably a cationic surfactant, in particular, a halogenated alkyl trimethylammonium type cationic surfactant. A porous SOG film prepared by the method is suitable for use as an interlayer insulating film.

[続葉有]



(57) 要約:

有機シランと、水と、アルコールとを含む有機シラン液を用い、該有機シランを酸加水分解またはアルカリ加水分解に付し、界面活性剤の存在下で加熱処理して、層間絶縁膜として適している多孔質SiO₂膜を作成した。この方法により、比誘電率の低い多孔質SiO₂膜であって、膜形成後の半導体プロセスにおいてさらにその上に積層膜を形成しても比誘電率に変化のない多孔質SiO₂膜を得ることに成功した。有機シランは、TEOS、TMOSなどのような加水分解可能な有機オキシシランであり、界面活性剤は、陽イオン系界面活性剤、特にハロゲン化アルキルトリメチルアンモニウム系陽イオン界面活性剤であることが好ましい。

明 細 書

多孔質SOG膜の作製方法

技術分野

本発明は、多孔質SOG膜の作製方法に関し、特に有機シランを加水分解に付し、界面活性剤の存在下で加熱処理して多孔質SOG膜を作製する方法に関する。

背景技術

近年、LSIの分野において銅(Cu)やアルミニウム(Al)などの配線が導入されると共に、配線構造や層間絶縁膜などについての研究開発が行われている。Cuなどの配線を用いるだけでは配線遅延を効果的に減少することが困難であるため、半導体プロセスにおいて層間絶縁膜として低比誘電率酸化物膜(SiO₂膜)を用い、さらに比誘電率の低い膜を得るという観点から、この酸化物膜を多孔質にすることが提案されている。例えば、従来のSOG(spin on glass)の塗布法を利用して、無機SOGのシリル化により低比誘電率の多孔質SiO₂膜を形成することが提案されている。また、プラズマCVDを利用し、有機シランを用いてプラズマ重合し、低比誘電率のSiO₂膜を形成することも提案されている。

従来の方法によるSiO₂膜の形成後に、CVDプロセスなどの半導体プロセスにおいてその上にさらに膜を積層させると、比誘電率が上昇してしまうという問題がある。無機SOGを用いて形成した多孔質SiO₂膜の場合は、空孔の径が大きくなり過ぎてしまい、微細な細孔を形成して比誘電率を低い値にすることが困難であること、また、有機シランを用いて形成したSiO₂膜の場合は、膜質の点で十分でなく、また、耐熱温度が低い(450℃以下)という問題もある。

従って、本発明は、上記従来技術の欠点を解消するものであり、低比誘電率の層間絶縁膜であって、この層間絶縁膜形成後のCVDプロセスなどによりその上にさらに膜を積層させても、比誘電率が変化しない多孔質SOG膜の作製方法を提供することを第1の目的としている(第1発明)。

また、上記従来の方法により得られた多孔質膜の特性として、その多孔質性に

起因する吸湿性のために水分が吸着され、Alなどの配線が腐食されることから、その吸湿性を改善するために、多孔質膜に残留する親水性OH基を疎水性のCH₃基などで置換したり、OH基を酸化処理してSiO₂にすることにより、空孔内部の膜表面を疎水化する化学的処理方法が提案されている。

低比誘電率の層間絶縁膜を形成させた後のCVDプロセスなどによりその上にさらに別の膜を積層させる際に、比誘電率が変化しない多孔質SiO₂膜の作製方法の場合であっても、得られた多孔質SiO₂膜は、その空孔が基板に対して垂直に配向しているので、膜表面からの水蒸気などの水分の侵入が問題になることがある。また、無機SiO₂膜は多量のOH基を含んでおり、焼成後でも未反応のOH基が残留することがある。そのため、この残留OH基に雰囲気中の水分が吸着し、Alなどの配線を腐食するという問題がある。さらにまた、上記化学的処理は、そのプロセス制御が困難であるという問題もある。

従って、本発明は、上記したような膜表面からの水蒸気などの水分の侵入、吸湿の問題を解消するために、膜表面からの水分の侵入を防ぎ、吸湿を抑えた、低比誘電率の層間絶縁膜であって、この層間絶縁膜形成後のCVDプロセスなどによりその上にさらに膜を積層させても、比誘電率が変化しない多層の多孔質SiO₂膜や単層の多孔質SiO₂膜の作製方法を提供することを第2の目的としている（第2発明）。

本発明はまた、上記したように未反応のOH基が残留している場合に、多孔質SiO₂膜から残留OH基を除去することにより、低比誘電率の層間絶縁膜であって、この層間絶縁膜形成後のCVDプロセスなどによりその上にさらに膜を積層させても、比誘電率が変化しない多孔質SiO₂膜を作製する方法を提供することを第3の目的としている（第3発明）。

本発明はさらにまた、上記したような未反応のOH基が残留するという問題を解消するために、少なくとも空孔内部の壁面にOH基が存在していない、低比誘電率の多孔質層間絶縁膜であって、この層間絶縁膜形成後のCVDプロセスなどによりその上にさらに膜を積層させても、比誘電率が変化しない多孔質SiO₂膜を作製するためのプロセス制御の容易な方法を提供することを第4の目的としている（第4発明）。

発明の開示

本発明者らは、層間絶縁膜の比誘電率は低い程好ましいという観点から、スピコート法により低比誘電率の多孔質 SiO_2 膜を得るために、各種材料を選択し、好適な材料および反応条件を見出すべく鋭意開発を行ってきた。その結果、有機シランを用いる反応系に界面活性剤を添加することにより、比誘電率の低い多孔質 SiO_2 膜であって、膜形成後の半導体プロセスにおいてさらにその上に積層膜を形成しても比誘電率に変化のない多孔質 SiO_2 膜を得ることに成功し、本発明の第1の目的を達成するに至った。

第1発明の多孔質 SiO_2 膜作製方法は、有機シランと、水と、アルコールとを含む有機シラン液を用い、該有機シランを酸加水分解またはアルカリ加水分解に付し、界面活性剤の存在下で加熱処理することにより多孔質 SiO_2 膜を得ることからなる。

また、本発明者らは、上記のようにして得られた多孔質 SiO_2 膜の表面からの水蒸気などの水分の侵入、吸湿を抑えるべく鋭意開発を行ってきた。その結果、有機シランを用いる反応系に界面活性剤を添加することにより多孔質 SiO_2 膜を得、次いで、この工程を少なくとも一回繰り返して、該工程で得られた多孔質 SiO_2 膜の上にさらに多孔質 SiO_2 膜を形成して多層にすることによって、または、各多孔質膜の間に特定の疎水性膜を介在させることによって、または、多孔質膜の表面を特定の疎水性膜でキャップする、すなわち被覆することによって、比誘電率の低い多孔質 SiO_2 膜であって、膜形成後の半導体プロセスにおいてさらにその上に積層膜を形成しても比誘電率に変化のない疎水化された多孔質 SiO_2 膜からなる層間絶縁膜を得ることに成功し、本発明の第2の目的を達成するに至った。

第2発明の多孔質 SiO_2 膜作製方法は、前記多孔質 SiO_2 膜を得る第一工程を少なくとも一回繰り返して、該第一工程で得られた多孔質 SiO_2 膜の上にさらに多孔質 SiO_2 膜を順次形成することからなる。このように多孔質膜を多層に積層することにより、多孔質膜の吸湿が抑えられると共に、後工程の半導体プロセスにおいてその上に積層膜を形成しても比誘電率に変化のない多孔質 SiO_2 膜を得ることができる。積層することにより、基板に対して垂直に配向した各膜中の空

孔が相互にずれた状態で膜同士が重なり合って、最上層の膜中の空孔と最下層の膜中の空孔との間のつながりがほとんどなくなるので、多層膜には貫通孔がほとんどなく、その結果、積層された多孔質膜の吸湿が抑えられる。

また、前記第一工程で得られた多孔質 SiO_2 膜の表面に、CVD法またはスパッタ法により、 SiO_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該表面をキャップする第二工程を行ってもよく、あるいは、該第一工程と第二工程とをさらに少なくとも一回繰り返してもよい。このように疎水性の膜でキャップされた単層の多孔質膜の場合も、あるいは、多層の多孔質膜の場合も、疎水性の膜でキャップしていない多孔質膜と比べて、水分の侵入、吸湿がさらに抑えられると共に、後工程の半導体プロセスにおいてその上に積層膜を形成しても比誘電率に変化がない。

さらに、本発明者らは、上記のようにして得られた多孔質 SiO_2 膜の残留 OH 基を除去すべく鋭意開発を行ってきた。その結果、有機シランを用いる反応系に界面活性剤を添加することによって、多孔質 SiO_2 膜を得、次いで、得られた多孔質 SiO_2 膜に対して酸素プラズマ処理、電子線照射処理または紫外線照射処理のいずれかを行うことにより、該多孔質膜に残留する未反応 OH 基を除去することに成功し、比誘電率の低い多孔質 SiO_2 膜であって、膜形成後の半導体プロセスにおいてその上に積層膜を形成しても比誘電率に変化のない疎水化された多孔質 SiO_2 膜を得て、本発明の第3の目的を達成するに至った。

第3発明の多孔質 SOG 膜作製方法は、有機シランと、水と、アルコールとを含む有機シラン液を用い、該有機シランを酸加水分解またはアルカリ加水分解に付し、界面活性剤の存在下で加熱処理して、多孔質 SiO_2 膜を得、次いで、該多孔質 SiO_2 膜を酸素プラズマ処理、電子線照射処理または紫外線照射処理のいずれかにより処理して、該多孔質 SiO_2 膜に残留する未反応 OH 基を除去することからなる。この OH 基の除去は、上記処理により下記の反応が起こるためである。



上記反応により残留 OH 基が H_2O として除去され、雰囲気中の水分が多孔質膜に吸着することがなくなるので、比誘電率の低い多孔質膜が得られ、さらに Al などの配線の腐食が抑えられる。また、この疎水性多孔質 SiO_2 膜は、後工程の半

導体プロセスにおいてその上に積層膜を形成しても比誘電率に変化がない。

さらにまた、本発明者らは、残留未反応OH基の存在しない多孔質 SiO_2 膜を得るべく鋭意開発を行ってきた。その結果、有機シランを用いる反応系に界面活性剤を添加することによって多孔質 SiO_2 膜を得る際に、加熱処理を二工程で行うことにより、多孔質膜を疎水性にすることに成功し、比誘電率の低い多孔質 SiO_2 膜であって、膜形成後の半導体プロセスにおいてその上に積層膜を形成しても比誘電率に変化のない疎水性多孔質 SiO_2 膜を得て、本発明の第4の目的を達成するに至った。

第4発明の多孔質 SiO_2 膜の作製方法は、有機シランと、水と、アルコールとを含む有機シラン液を用い、該有機シランを酸加水分解またはアルカリ加水分解に付し、界面活性剤の存在下で加熱処理することにより多孔質 SiO_2 膜を得る方法であって、該加熱処理を、まず、主として該水およびアルコールを蒸発させる温度で行う第一加熱処理工程と、次いで、昇温して、得られる多孔質 SiO_2 膜の少なくとも空孔内部の壁面が該界面活性剤の疎水性部分（以下、疎水基と称す）で覆われるようにする温度で行う第二加熱処理工程とからなる。これにより、多孔質膜の空孔内部の壁面が疎水性となるため、雰囲気中の水分が多孔質膜に吸着することがなくなるので、比誘電率の低い多孔質膜が得られ、さらにAlなどの配線の腐食が抑えられる。また、この疎水性多孔質 SiO_2 膜は、後工程の半導体プロセスにおいてその上に積層膜を形成しても比誘電率に変化がない。前記空孔内部の壁面が疎水基で覆われるようにするには、主として水、アルコールなどの溶媒を蒸発させた後、 $350 \sim 450^\circ\text{C}$ の温度でさらに焼成することが好ましい。 350°C 未満であると比誘電率が低くなり難く、また、 450°C を超えると界面活性剤が蒸発しすぎてしまい、得られる多孔質膜から疎水基がなくなってしまうと共に、膜構造が破壊される恐れがある。

さらに、第1発明によれば、有機シランと、水と、アルコールと、酸またはアルカリとを混合し、さらに界面活性剤を添加した有機シラン液を半導体基板上にスピンコートし、加熱処理して、該水、アルコール、界面活性剤を蒸発せしめることにより多孔質 SiO_2 膜を得ることができる。第2発明によれば、上記加熱処理で得られた多孔質 SiO_2 膜の表面に、CVD法またはスパッタ法により、Si

O_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該表面をキャップする工程により、あるいは、該加熱処理工程と該キャップする工程とをさらに少なくとも一回繰り返して多層膜を形成する工程により多孔質 SiO_2 膜を得ることができる。第3発明によれば、上記加熱処理で得られた多孔質 SiO_2 膜を酸素プラズマ処理、電子線照射処理または紫外線照射処理のいずれかに付して、該多孔質 SiO_2 膜に残留する未反応OH基を除去し、疎水性多孔質 SiO_2 膜を得ることができる。第4発明によれば、上記加熱処理を、まず、 $200\sim 350^\circ\text{C}$ の温度で処理して、主として水およびアルコールを蒸発させる第一加熱処理工程と、次いで、 $350\sim 450^\circ\text{C}$ の温度で処理して、得られる多孔質 SiO_2 膜の少なくとも空孔内部の膜表面に界面活性剤の親水性部分（以下、親水基と称す）を付着させた状態で膜形成を終了させ、該空孔内部の壁面が該界面活性剤の疎水基で覆われるようにする第二加熱処理工程とにより行って、疎水性多孔質 SiO_2 膜を得ることができる。これにより、界面活性剤が適度に蒸発して、少なくとも空孔内部の壁面が疎水性になる。

上記第1～4発明において用いられる有機シランは、TEOS（テトラメチルオルソシリケート）、TMOS（テトラメトキシシラン）などのような加水分解可能な有機オキシシランであり、界面活性剤は、陽イオン性界面活性剤、特にラウリルトリメチルアンモニウムクロライド、*n*-ヘキサデシルトリメチルアンモニウムクロライド、アルキルトリメチルアンモニウムブロマイド、セチルトリメチルアンモニウムクロライド、セチルトリメチルアンモニウムブロマイド、ステアリルトリメチルアンモニウムクロライド、アルキルジメチルエチルアンモニウムクロライド、アルキルジメチルエチルアンモニウムブロマイド、セチルジメチルエチルアンモニウムブロマイド、オクタデシルジメチルエチルアンモニウムブロマイド、またはメチルドデシルベンジルトリメチルアンモニウムクロライドなどのようなハロゲン化アルキルトリメチルアンモニウム系陽イオン性界面活性剤であることが好ましい。

また、各原料の使用量は、有機シラン1モルに対して、水8～15モル、酸加水分解またはアルカリ加水分解のための酸やアルカリ0.5～1.5モル、界面活性剤0.1～0.4モルを用いることが好ましい。水が8モル未満であると得

られる膜の比誘電率が小さくならず、1.5モルを超えると SiO_2 の固体が析出する。酸やアルカリが0.5モル未満であると所定の反応が進行せず、1.5モルを超えると反応系が固まってしまう。界面活性剤が0.1モル未満であると得られる膜の比誘電率は高くなり、0.4モルを超えると膜質が悪くなる。なお、アルコールは、反応液全体の濃度を調整するために添加されるものであり、反応液の粘性に応じて、塗布しやすいように、その量を調節して添加される。

図面の簡単な説明

第1図は、本発明に従って酸素プラズマ処理するために用いる処理室の模式的断面図であり、第2(A)図は、従来技術に従って得られた多孔質 SiO_2 膜の断面についての走査型電子顕微鏡(SEM)写真であり、第2(B)図は、本発明に従って得られた多孔 SiO_2 膜の断面についての走査型電子顕微鏡(SEM)写真であり、第3図は、本発明に従って得られた多孔質膜のFT-IRスペクトルである。

発明を実施するための最良の形態

第1発明の多孔質SOG膜作製方法の一つの実施の形態によれば、有機シランと、水と、アルコールとを含む有機シラン液を用い、この有機シランを酸加水分解またはアルカリ加水分解に付することにより得た液に界面活性剤を添加したものを、半導体基板上に塗布し、界面活性剤の存在下で加熱して、水、アルコール、界面活性剤を蒸発させながら、また、反応系にその他の有機物質などが含まれている場合にはその物質を取り除くことにより、多孔質 SiO_2 膜を作製する。界面活性剤が蒸発するにつれて、膜内に多数の空隙部分(空隙率:約60%以上)が生じ、かくして多孔質膜が得られる。

原料シランとしては、上記したような分解可能な有機オキシシランであれば、特に制限されることなく用いられる。アルコールとしては、エチルアルコール、イソプロピルアルコールなどのアルコール系溶媒であれば、特に制限されることなく用いられる。加水分解は、酸による加水分解であってもアルカリによる加水分解であってもよく、その加水分解のために、硝酸や塩酸などの無機酸、ギ酸などの有機酸、アンモニアなどのアルカリを用いることができる。界面活性剤とし

ては、上記したようなハロゲン化アルキルトリメチルアンモニウム系陽イオン性界面活性剤を用いることが好ましい。その他の界面活性剤として、例えばジメチルデシルベンジルアンモニウムクロライド、ジエチルドデシルベンジルアンモニウムクロライド、トリメチルドデシルアンモニウムブロマイド、アリルジブチルドデシルアンモニウムブロマイド、ジエチルアセトニルドデシルアンモニウムクロライドなどを用いることもできる。

原料の使用量は、上記したように、原料有機シラン1モルに対して、水については8～15モルであり、酸やアルカリについては0.5～1.5モルであり、界面活性剤については0.1～0.4モルであることが好ましい。この界面活性剤の使用量と加熱処理条件とを適宜選択することにより、所望の比誘電率を有する多孔質SiO₂膜を選択的に作製することが可能である。

上記したようにして得られた有機シラン液を半導体基板上に通常のスピンコート法などの塗布方法により塗布し、次いで公知の赤外線加熱炉などを用いて加熱処理し、水-アルコール系溶媒、および界面活性剤その他の有機物質などを蒸発せしめ、多孔質SiO₂膜を作製する。この場合の加熱処理条件は、該溶媒および界面活性剤などを蒸発せしめ、多孔質膜を得ることができる条件であれば、特に制限はない。比誘電率の低い多孔質膜を得るためには、好ましくは、まず、空气中で200～350℃程度の温度で処理して主として溶媒を蒸発せしめ、次いで、例えば100～10⁻⁵Pa程度の真空中、界面活性剤その他の有機物質などを蒸発させることのできる温度（例えば、250～500℃、好ましくは350～450℃、さらに好ましくは380～450℃）で、得られる多孔質膜の構造が破壊されない時間の間処理すればよい。

このようにして得られた多孔質SiO₂膜について、アルミ電極などの電極を蒸着して比誘電率を測定すると、本発明の目的に合った多孔質SOG膜が得られていることが分かる。すなわち、比誘電率が低く、また、SOG膜形成後の半導体プロセスにおいてその上に膜を積層させても比誘電率の上昇がほとんどない層間絶縁膜が得られる。

上記したように、好ましくはTEOS、TMOSなどの有機シランを用いると、例えば空隙率60%以上の低比誘電率の層間絶縁膜を作製することが可能である。

空隙率が高くなるに従って、例えば80%程に達すると、絶縁膜を構成する材料の物性に基づく比誘電率に対する寄与は少なくなり、空気の影響が支配的になるため、低比誘電率の層間絶縁膜が得られる。このような観点から、有機シランの代わりに加水分解可能なアルコキシドを用いても、有機シランの場合と同様に、低比誘電率層間絶縁膜としての多孔質膜を作製することができる。このようなアルコキシドとしては、例えば、 $Ti(OC_3H_7)_4$ 、 $Zr(OC_4H_9)_4$ などの周期表4A族に属するTi、Zrなどのアルコラートが用いられ得る。

第2発明の多孔質SiO₂膜作製方法の一つの実施の形態によれば、上記したようにして多孔質SiO₂膜を得る工程（第一工程）を少なくとも一回繰り返して、該第一工程で得られた多孔質SiO₂膜の上にさらに多孔質SiO₂膜を形成する。界面活性剤が蒸発するにつれて、膜内に多数の空隙部分（空隙率：約60%以上）が生じ、かくして多孔質膜が得られ、また、この多孔質膜を多層膜とすることにより水分の侵入を抑え、吸湿性を改良することが可能となる。この場合、多孔質膜の積層された絶縁膜が厚すぎると、薄膜化の方向に進んでいる半導体プロセスの技術の流れに逆行するという問題がある。従って、吸湿性を抑えることのできる膜厚を考慮しながらできるだけ薄くすることが好ましい。このように第一工程を複数回繰り返すわけであるが、この場合、各多孔質膜の膜厚を上記第1発明の場合の一層からなる多孔質膜の膜厚よりも薄くなるように設定することが必要である。例えば、二層の多孔質膜の場合、各多孔質膜を0.5 μm程度に設定することが好ましい。

原料シラン、アルコール、加水分解用の酸およびアルカリ、ならびに界面活性剤としては、上記第1発明と同様のものを用いることができる。また、上記原料の使用量は、上記した範囲であることが好ましい。界面活性剤の使用量と加熱処理条件とを適宜選択することにより、所望の比誘電率を有するSiO₂膜の多層膜を選択的に形成することが可能である。

上記したようにして得られた有機シラン液を半導体基板上に通常のスピンコート法などの塗布方法により塗布し、上記したように処理して多孔質SiO₂膜を作製する工程を少なくとも一回繰り返し、多層の多孔質膜を形成する。この場合の加熱処理条件は、上記した通りである。

このようにして得られた多孔質 SiO_2 膜について、次のように膜側面からの吸湿性について確認試験を行った。 Si 基板上に作製した多孔質 SiO_2 膜の上面、側面をポリイミド膜により被覆した。ポリイミド膜で被覆した2つのサンプルのうち一方のサンプルの4辺を切り落として多孔質 SiO_2 膜の断面を出した。被覆した状態のままのものと、多孔質 SiO_2 膜の断面を出したサンプルとについて同一条件で吸湿試験を行い、試験後の比誘電率を比較することで多孔質 SiO_2 膜側面からの吸湿の有無をみた。その結果、ポリイミド膜で被覆したままのサンプルと、側面を切り落として多孔質 SiO_2 膜の断面を出したサンプルとの吸湿試験後の比誘電率に差が認められなかったことから、多孔質 SiO_2 膜の側面には空孔の出口はなく、この多孔質 SiO_2 膜の空孔は、基板に対して垂直に配向していることが分かる。

また、第2発明の別の実施の形態によれば、上記第一工程で得られた多孔質膜上に、CVD法またはスパッタ法により、例えば膜厚100nm以下の疎水性の SiO_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該多孔質膜表面をキャップする。キャップ層の膜厚が厚すぎると、キャップされた絶縁膜としての総膜厚が厚くなりすぎてしまい、薄膜化の方向に進んでいる半導体プロセスの技術の流れに逆行するという問題がある。従って、吸湿性を抑えることの可能な最小膜厚を考慮しながらできるだけ薄くすることが好ましい。キャップ層は一層でもよいし、複数層設けてもよい。次いで、所望により、該第一工程を繰り返してこのキャップ層の上にさらに多孔質膜を形成してもよいし、また、このような第一工程およびキャップ層形成工程を複数回繰り返してもよい。この場合にも、前記第一の実施の形態の場合と同様に、各多孔質膜の膜厚およびキャップ層の膜厚を前記第1発明の場合の一層からなる多孔質膜の膜厚よりも薄くなるように設定することが必要である。例えば、二層の多孔質膜および二層のキャップ層の場合、各多孔質膜を0.5 μm 程度、各キャップ層を50nm程度に設定することが好ましい。このように多孔質膜を特定の疎水性膜でキャップすることにより水分の侵入を抑えることが可能となる。

原料シラン、アルコール、加水分解用の酸およびアルカリ、ならびに界面活性剤としては、上記と同様のものを用いることができる。また、上記原料の使用量

は、上記した範囲であることが好ましい。界面活性剤の使用量と加熱処理条件とを適宜選択することにより、所望の比誘電率を有する疎水性 SiO_2 膜を選択的に作製することが可能である。

上記したようにして得られた有機シラン液を半導体基板上に通常のスピンコート法などの塗布方法により塗布し、上記したように処理して多孔質 SiO_2 膜を作製する。この場合の加熱処理条件は、上記した通りである。

このようにして得られた多孔質 SiO_2 膜について、上記と同様に、膜側面からの吸湿性について確認試験を行った。その結果、ポリイミド膜で被覆したままのサンプルと、側面を切り落として多孔質 SiO_2 膜の断面を出したサンプルの吸湿試験後の比誘電率に差が認められなかったことから、多孔質 SiO_2 膜の側面には空孔の出口はなく、この多孔質 SiO_2 膜の空孔は、基板に対して垂直に配向していることが分かる。

第2発明に従って得られた多孔質 SiO_2 膜について、アルミ電極などの電極を蒸着して比誘電率を測定すると、本発明の目的に合った多孔質 SiO_2 膜が得られていることがわかる。すなわち、多孔質膜への水分の侵入のない、吸湿性の改良された、比誘電率の低い多孔質 SiO_2 膜が得られる。さらに、疎水化処理された多孔質 SiO_2 膜に対し、半導体プロセスにおいて、CVD法などによりその上に他の膜を積層させても、多孔質 SiO_2 膜の比誘電率の上昇がほとんどない層間絶縁膜が得られる。

第2発明によれば、好ましくはTEOSまたはTMOSなどの有機シランを用いると、第1発明の場合と同様に、高い空隙率を有する低比誘電率の層間絶縁膜を作製することが可能である。有機シランの代わりに第1発明と同様のアルコキシドを用いることもできる。

第3発明の多孔質 SiO_2 膜作製方法の一つの実施の形態によれば、上記したようにして多孔質 SiO_2 膜を得、次いで、酸素プラズマ処理、電子線照射処理または紫外線照射処理のいずれかにより、得られた多孔質 SiO_2 膜に残留する未反応OH基を除去する。界面活性剤が蒸発するにつれて、膜内に多数の空隙部分（空隙率：約50%以上）が生じ、かくして多孔質膜が得られ、この多孔質膜に対して上記疎水化処理を行うことにより、残留OH基が除去され、雰囲気中の水分の

吸着を抑えることが可能となり、表面の改質された疎水性多孔質SiO₂膜が得られる。

原料シラン、アルコール、加水分解用の酸およびアルカリ、ならびに界面活性剤としては、上記第1発明と同様のものを用いることができる。また、上記原料の使用量は、上記した範囲であることが好ましい。界面活性剤の使用量と加熱処理（焼成処理）条件とを適宜選択することにより、所望の比誘電率を有する疎水性多孔質SiO₂膜を適宜作製することが可能である。

上記したようにして得られた有機シラン液を半導体基板上に通常のスピンコート法などの塗布方法により塗布し、上記したように処理して多孔質SiO₂膜を作製する。この場合の加熱処理条件は、上記した通りである。

このようにして得られた多孔質SiO₂膜について、第2発明の場合と同様に、膜側面からの吸湿性について確認試験を行った。その結果、ポリイミド膜で被覆したままのサンプルと、側面を切り落として多孔質SiO₂膜の断面を出したサンプルの吸湿試験後の比誘電率に差が認められなかったことから、多孔質SiO₂膜の側面には空孔の出口はなく、この多孔質SiO₂膜の空孔は、基板に対して垂直に配向していることが分かる。

次いで、上記多孔質SiO₂膜に対して酸素プラズマ処理、電子線照射処理または紫外線照射処理を行って多孔質膜を疎水化する。その際に生じる反応は脱水を伴うため、通常の場合、多孔質膜が収縮し、膜にクラックが入る恐れがあるが、本発明により得られる多孔質膜は50%以上の空孔率があるため、上記反応による応力の発生をその膜構造自身が吸収するので、膜割れなどの現象は観察されない。

疎水化処理に関し、酸素プラズマ処理を代表例として以下説明する。

酸素プラズマ処理は、通常のマイクロ波放電を利用した酸素プラズマ処理装置で行われ得る。すなわち、第1図に示したように、処理室1には、被処理基板2を載置するための基板ホルダー3が設けられ、このホルダーは加熱ヒーターなどの加熱手段4を備えている。また、処理室1の側壁には、放電管からなる反応性ガスの導入部5と、マイクロ波電源6に接続したプラズマ発生部7とを備えた酸素プラズマ発生装置8が配設されている。この酸素プラズマ発生装置8は、ガス

源 9 から導入される酸素ガスやこれに少量の他のガス（例えば、Ar、Kr、Xe など）を混入したガスなどの反応性ガスをマイクロ波電源 6 でプラズマ化し、これを処理室 1 内に導入するように構成されている。上記処理室 1 を真空ポンプ 10 により処理室の側壁に設けられた真空排気口 11 を経て真空排気した後、基板ホルダー 3 上に載置され、加熱された被処理基板 2 上に形成されている多孔質 SiO₂ 膜に対して酸素プラズマ処理を行うと、上記反応式に従って残留 OH 基が除去される。すなわち、残留 OH 基は H₂O となり、気化して真空排気口 11 から真空ポンプ 10 により排気される。この酸素プラズマ処理は、例えば、酸素含有ガス流量 100～2000 SCCM、RF およびマイクロ波電力 300～3000 W、圧力 0.5～2 Torr で、所定の時間行われ得る。

上記プラズマ発生装置はダウンストリーム型であるが、これ以外にも平行平板電極型、ECR 型などのプラズマ発生装置が利用可能である。プラズマ化の励起手段は特に制限されるものではない。さらに、上記酸素プラズマ処理以外にも、多孔質膜の残留 OH 基を除去できる処理手段であれば利用できる。例えば、多孔質膜に対して、通常の方法により、電子ビーム銃を用いて電子線を照射したり、または、紫外線を照射したりして残留 OH 基を除去することも可能である。

このようにして得られた多孔質 SOG 膜について、アルミ電極などの電極を蒸着して比誘電率を測定すると、本発明の目的に合った疎水性多孔質 SOG 膜が得られていることがわかる。すなわち、水分の吸着のない、比誘電率の低い多孔質層間絶縁膜であって、疎水化処理後の半導体プロセスにおいてさらにその上に膜を積層させても比誘電率の上昇がほとんどない層間絶縁膜が得られる。

上記したように、好ましくは TEOS または TMOS などの有機シランを用いると、第 1 発明の場合と同様に、高い空隙率を有する低比誘電率の層間絶縁膜を作製することが可能である。有機シランの代わりに第 1 発明と同様のアルコキシドを用いることもできる。

第 4 発明の多孔質 SOG 膜作製方法の一つの実施の形態によれば、多孔質 SiO₂ 膜を得る際に、上記加熱処理を、まず、空气中で 200～350℃ の温度で行い、次いで、昇温して、窒素ガス雰囲気中で、好ましくは、真空下で、350～450℃（好ましくは、380～450℃）の温度で行う。加熱処理雰囲気をこ

のような状態に設定することにより、得られる多孔質膜の少なくとも空孔内部の壁面が疎水基で覆われると共に、比誘電率も低くなる。この発明によれば、界面活性剤が蒸発するにつれて、膜内に多数の空隙部分（空孔率：約50%以上）が生じ、かくして多孔質膜が得られる。空孔形成の熱処理プロセスにおいて、空孔内部の膜表面に界面活性剤の親水基が付着した状態で空孔形成（すなわち、多孔質膜形成）を終了させると、界面活性剤の疎水基は空孔内部の膜表面に対して反対側を向いた状態（すなわち、空孔内部の膜表面から孔の空間方向に向いた状態）で存在し、空孔内部の壁面が疎水基で覆われることになる。このようにして、少なくとも空孔内部の壁面が疎水性になるために、雰囲気中の水分の吸着を抑えることが可能となり、表面の改質された疎水性多孔質膜が得られる。

原料シラン、アルコール、加水分解用の酸およびアルカリ、ならびに界面活性剤としては、上記第1発明と同様のものを用いることができる。また、上記原料の使用量は、上記した範囲であることが好ましい。界面活性剤の使用量と加熱処理（焼成処理）条件とを適宜選択することにより、所望の比誘電率を有する疎水性多孔質 SiO_2 膜を選択的に形成することが可能である。

上記したようにして得られた有機シラン液を半導体基板上に通常のスピンコート法などの塗布方法により塗布し、上記したように処理して多孔質 SiO_2 膜を製作する。この場合の加熱処理条件は、上記温度条件であることが好ましい。すなわち、比誘電率の低い疎水性多孔質膜を得るためには、まず、空気中で200～350℃程度の温度で処理して、主として水-アルコール系溶媒を蒸発せしめ、次いで、例えば窒素ガスなどの絶対誘電率の小さいガス雰囲気中で、好ましくは100～10⁻⁵Pa程度の真空中で、界面活性剤その他の有機物質などを蒸発させることのできる温度で、得られる多孔質膜の構造が破壊されない時間の間処理する。

このようにして得られた多孔質 SiO_2 膜について、第2発明の場合と同様に、膜側面からの吸湿性について確認試験を行った。その結果、ポリイミド膜で被覆したままのサンプルと、側面を切り落として多孔質 SiO_2 膜の断面を出したサンプルの吸湿試験後の比誘電率に差が認められなかったことから、多孔質 SiO_2 膜の側面には空孔の出口はなく、この多孔質 SiO_2 膜の空孔は、基板に対して垂直

に配向していることが分かる。

第4発明に従って得られた多孔質SOG膜について、アルミ電極などの電極を蒸着して比誘電率を測定すると、本発明の目的に合った疎水性多孔質SOG膜が得られていることがわかる。すなわち、水分の吸着のない、比誘電率の低い多孔質層間絶縁膜であって、疎水性膜形成後の半導体プロセスにおいてさらにその上に膜を積層させても比誘電率の上昇がほとんどない層間絶縁膜が得られる。

上記したように、好ましくはTEOSまたはTMOSなどの有機シランを用いると、第1発明の場合と同様に、高い空隙率を有する低比誘電率の層間絶縁膜を作製することが可能である。有機シランの代わりに第1発明と同様のアルコキシドを用いることもできる。

本発明により得られる上記した多孔質膜について、FT-IR分析によりスペクトル測定をしたところ、OH基のピークはない。

上記第1～4発明により得られる多孔質膜に未反応の親水性OH基が残留していたとしても、この多孔質膜に対して、通常のアッシング装置を利用して酸素プラズマ処理を行ったり、または、公知の電子ビーム銃を用いた電子線照射処理や紫外線照射処理を行ったりするならば、残留OH基を除去することができるので、多孔質膜の疎水性はさらに向上する。

【実施例】

以下、本発明の実施例を図面を参照して説明する。

(実施例1：第1発明)

多孔質SiO₂膜作製のための反応液を調製する原料として、TEOS 1モルに対して、硝酸0.7モル、H₂O 12モル、エタノール15モル、所定量の界面活性剤を用い、多孔質SOG膜用のSiO₂液を調製した。界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライド（関東化学（株）製、商品名：CTAC1）を、TEOS 1モルに対して0.1、0.15、0.2、0.25モル添加して、塗布液を調製した。半導体基板（試料番号A1～H1）上に各塗布液を3000回転/分の条件でスピンコートした。公知の赤外線加熱炉を用いて、塗布された各基板を表1に示すように、最初、空气中、200～400℃で処理し、次いで100～10⁻⁵Paの雰囲気中、400℃で焼成処理し、多孔質

SiO₂膜を得た。この場合、最初の処理温度200℃から次工程の処理温度400℃へと昇温する時間を60分とし、その他の場合も同じ昇温速度とした。この昇温速度は特に制限される訳ではないが、得られた膜の膜質について、膜荒れが少なく、リーク電流も小さな値となるような範囲であればよい。また、真空焼成中の保持時間は膜構造の破壊が生じない範囲であればよく、本実施例では30分間保持して焼成した。

このようにして得られた多孔質SiO₂膜について、アルミ電極を蒸着した後、HP社製比誘電率測定装置(RF IMPEDANCE ANALYZER 4191A)を用いて、1週間後に比誘電率を測定した。得られた比誘電率を表1に示す。

(表1)

試料番号	最初の加熱 処理(℃)	次工程の加 熱処理(℃)	界面活性剤/TE OS(モル比)	比誘電率 (ϵ/ϵ_0)
A1	200	400	0.1	3.8
B1	200	400	0.15	3.2
C1	200	400	0.2	2.0
D1	200	400	0.25	1.5
E1	250	400	0.25	1.5
F1	300	400	0.25	2.5
G1	350	400	0.25	3.2
H1	400	400	0.25	4.1

表1から明らかなように、空气中200～350℃で処理し、次いで真空中400℃で処理した場合、1.0～4.0の範囲内の低い比誘電率を有するSOG膜が得られた。また、得られたSOG膜は、半導体プロセスにおいてCVDなどによりその上にさらに別の膜を積層させた場合も、比誘電率の上昇がほとんどなかった。

上記実施例に従って基板上に多孔質SOG膜を作製した場合と、従来技術(無機SOGのシリル化による方法)により基板上に多孔質SiO₂膜を作製した場合とについて、走査型電子顕微鏡(SEM)によりその断面写真(第2図)をとり、

各多孔質膜の膜質状態を観測した。このSEM像から、従来膜の場合、大きな径の空孔（数nm～数十nm）が観測されたが（第2（A）図）、本発明のSOG膜では極めて小さな空孔であり、実際、SEM観測できない1nm以下の空孔であることがわかる（第2（B）図）。

また、界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライドの代わりにラウリルトリメチルアンモニウムクロライド（花王（株）製、商品名：コータミン24P）を使用した場合も、上記と同様な結果が得られた。

（実施例2：第2発明）

実施例1記載の成膜方法に従って得た多孔質膜（試料番号A2～H2、膜厚：0.5 μ m）の表面上に、該成膜工程を繰り返して、同様の多孔質SiO₂膜（膜厚：0.5 μ m）を積層し、二層の多孔質膜からなる絶縁膜を形成した。

このようにして得られた多層の多孔質SiO₂膜について、アルミ電極を蒸着した後、HP社製比誘電率測定装置（RF IMPEDANCE ANALYZER 4191A）を用いて、1週間後に比誘電率を測定した。得られた比誘電率を表2に示す。

（表2）

試料番号	最初の加熱 処理(℃)	次工程の加 熱処理(℃)	界面活性剤/TE OS(モル比)	比誘電率 (ϵ/ϵ_0)
A2	200	400	0.1	2.9
B2	200	400	0.15	2.5
C2	200	400	0.2	1.9
D2	200	400	0.25	1.5
E2	250	400	0.25	1.8
F2	300	400	0.25	2.3
G2	350	400	0.25	2.8
H2	400	400	0.25	3.4

表2から明らかなように、空气中200～350℃で処理し、次いで真空中400℃で処理した場合、1.5～2.9の範囲内の低い比誘電率を有するSOG膜が得られた。また、得られたSOG膜は、半導体プロセスにおいてCVDなどによりその上にさらに別の膜を積層させた場合も、比誘電率の上昇がほとんどな

かった。また、強度的にも何ら問題はなく、むしろ一層の場合よりも、同じ膜厚の場合、強度的には向上していた。

上記実施例に従って基板上に一層からなる多孔質SOG膜を作製した場合と、従来技術（無機SOGのシリル化による方法）により基板上に多孔質SiO₂膜を作製した場合とについて、走査型電子顕微鏡（SEM）によりその断面写真を取り、各多孔質膜の膜質状態の傾向を観測した。このSEM像から、実施例1の場合と同様に、従来膜の場合、大きな径の空孔（数nm～数十nm）が観測されたが、本発明のSOG膜では極めて小さな空孔であり、実際、SEM観測できない1nm以下の空孔であることがわかった。SEMでは、本実施例の場合、一層だけからなる膜について観測したが、多層膜の場合も同様な傾向を示すことは明らかである。

また、界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライドの代わりにラウリルトリメチルアンモニウムクロライド（花王（株）製、商品名：コータミン24P）を使用した場合も、上記と同様な結果が得られた。

（実施例3：第2発明）

実施例2の第一工程で得られた多孔質SiO₂膜（膜厚：0.5μm）の表面に、CVD法またはスパッタ法により、SiO₂膜、SiN_x膜またはSiO_xN_y膜（膜厚：50nm）を形成し、該多孔質膜の表面をキャップした。次いで、該第一工程およびキャップ層形成工程を同様の条件で繰り返して、このキャップ層の上に再度多孔質膜およびキャップ層を順次形成した。

このようにして得られた多層の多孔質膜について、アルミ電極を蒸着した後、HP社製比誘電率測定装置（RF IMPEDANCE ANALYZER 4191A）を用いて比誘電率を測定したところ、表2の比誘電率と同様の値が得られたことから、このような多層の多孔質膜も有用な層間絶縁膜となる。

（実施例4：第2発明）

実施例1記載の成膜方法に従って得た多孔質SiO₂膜（試料番号A3～H3、膜厚：0.5μm）の表面に、CVD法またはスパッタ法により、SiO₂膜、SiN_x膜またはSiO_xN_y膜（膜厚：50nm）を形成し、該多孔質膜の表面をキャップした。

このようにして得られた疎水性多孔質 SiO_2 膜について、アルミ電極を蒸着した後、HP社製比誘電率測定装置 (RF IMPEDANCE ANALYZER 4191A) を用いて、1週間後に比誘電率を測定した。得られた比誘電率を表3に示す。

(表3)

試料 番号	最初の加熱 処理(℃)	次工程の加 熱処理(℃)	界面活性剤/T EOS (モル比)	比誘電率A (ϵ/ϵ_0)	比誘電率B (ϵ/ϵ_0)
A3	200	400	0.1	3.8	4.0
B3	200	400	0.15	3.2	3.4
C3	200	400	0.2	2.0	2.3
D3	200	400	0.25	1.5	1.7
E3	250	400	0.25	1.5	1.8
F3	300	400	0.25	2.5	2.7
G3	350	400	0.25	3.2	3.4
H3	400	400	0.25	4.1	4.4

表3中、比誘電率Aは、多孔質膜を形成した後、疎水性膜をキャップすることなくアルミ電極を蒸着した試料について、1週間室内放置した後に測定したものであり、また、比誘電率Bは、多孔質膜を形成した後、疎水性膜をキャップしたものにアルミ電極を蒸着した試料について、1週間室内放置した後に測定したものである。

表3から明らかなように、空气中200～350℃で処理し、次いで真空中400℃で処理した場合、1.0～4.0の範囲内の低い比誘電率Aを有するSOG膜が得られ、また、比誘電率Bもほとんど変化しなかった。さらに、得られた疎水性多孔質SOG膜は、半導体プロセスにおいてCVDなどによりその上にさらに別の膜を積層させた場合も、比誘電率の上昇がほとんどなかった。

上記実施例に従って基板上に多孔質SOG膜を作製した場合と、従来技術（無機SOGのシリル化による方法）により基板上に多孔質 SiO_2 膜を作製した場合とについて、走査型電子顕微鏡 (SEM) によりその断面写真を取り、各多孔質膜の膜質状態を観測した。このSEM像から、実施例1の場合と同様に、従来膜の場合、大きな径の空孔（数nm～数十nm）が観測されたが、本発明のSOG

膜では極めて小さな空孔であり、実際、SEM観測できない1 nm以下の空孔であることがわかった。

また、界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライドの代わりにラウリルトリメチルアンモニウムクロライド（花王(株)製、商品名：コータミン24P）を使用した場合も、上記と同様な結果が得られた。

（実施例5：第3発明）

実施例1記載の成膜方法に従って得た多孔質SiO₂膜（試料番号A4～H4、膜厚：0.7 μm、空孔率：80%）を、通常のマイクロ波放電を利用した酸素プラズマ処理装置で処理した。すなわち、第1図に示した酸素プラズマ処理室1内に設けられた基板ホルダー3上に、多孔質膜の作製されている被処理基板2を載置すると共に、加熱ヒーター4により加熱した（100℃）。一方、該処理室1の側壁に配設された酸素プラズマ発生装置8に、放電管からなる反応性ガス導入部5に接続したガス源9から、酸素ガス100 SCCMを導入し、プラズマ発生部7に接続されたマイクロ波電源6（2.45 GHz）を入れて該酸素ガスをプラズマ化した。このプラズマを該処理室1内の被処理基板2上に導入して、1分～5分程度酸素プラズマ処理を行った。該処理室の圧力は0.1 Torrにした。反応の結果得られたH₂Oを気化して、真空排気口11から真空ポンプ10により排気した。

上記のようにして酸素プラズマ処理した多孔質膜についてFT-IR分析によりスペクトルを測定した（第3図）。第3図から明らかなように、酸素プラズマ処理していない多孔質膜の場合と異なり、本実施例により酸素プラズマ処理した多孔質膜の場合、3400 cm⁻¹付近にOH基のピークはなく、残留OH基が除去されていることが分かる。

このようにして得られた疎水性多孔質SiO₂膜および対照多孔質SiO₂膜のそれぞれについて、アルミ電極を蒸着した後、HP社製比誘電率測定装置（RF IMPEDANCE ANALYZER 4191A）を用いて比誘電率を測定した。得られた比誘電率を表4に示す。

表4中、比誘電率Aは、多孔質膜を形成した後に酸素プラズマ処理をせずに、アルミ電極を蒸着した対照試料について、1週間室内放置した後に測定したもの

であり、また、比誘電率Bは、多孔質膜を形成した後に酸素プラズマ処理をした疎水化多孔質膜にアルミ電極を蒸着した試料について、1週間室内放置した後に測定したものである。

(表4)

試料番号	最初の加熱処理(℃)	次工程の加熱処理(℃)	界面活性剤/T EOS (モル比)	比誘電率A (ϵ/ϵ_0)	比誘電率B (ϵ/ϵ_0)
A4	200	400	0.1	8.2	3.8
B4	200	400	0.15	8.5	3.2
C4	200	400	0.2	7.6	2.0
D4	200	400	0.25	7.5	1.5
E4	250	400	0.25	7.2	1.5
F4	300	400	0.25	8.1	2.5
G4	350	400	0.25	8.3	3.2
H4	400	400	0.25	10.2	4.1

表4から明らかなように、空气中200～350℃で処理し、次いで真空中400℃で処理した場合、1週間室内放置すると、7.2～8.5の範囲内の高い比誘電率（比誘電率A）を有するようになるが、酸素プラズマ処理して得られた疎水化多孔質膜の場合、1週間室内放置しても、1.5～3.8の範囲内の低い比誘電率（比誘電率B）を有している。このように、比誘電率Bの方が比誘電率Aよりも低い値が測定されたということは、残留OH基が除去され、水分吸着がなくなったということを意味している。このため、Alなどの配線を腐食することがなくなる。さらに、酸素プラズマ処理した疎水性多孔質SiO₂膜は、半導体プロセスにおいてCVDなどによりその上にさらに別の膜を積層させた場合も、比誘電率の上昇がほとんどなかった。

上記実施例に従って基板上に多孔質SiO₂膜を作製した場合（酸素プラズマ処理せず）と、従来技術（無機SiO₂のシリル化による方法）により基板上に多孔質SiO₂膜を作製した場合とについて、走査型電子顕微鏡（SEM）によりその断面写真を取り、各多孔質膜の膜質状態を観測した。このSEM像から、実施例1の場合と同様に、従来膜の場合、大きな径の空孔（数nm～数十nm）が観測

されたが、本発明のSOG膜では極めて小さな空孔であり、実際、SEM観測できない1nm以下の空孔であることがわかった。

また、界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライドの代わりにラウリルトリメチルアンモニウムクロライド（花王（株）製、商品名：コータミン24P）を使用した場合も、上記と同様な結果が得られた。

（実施例6：第4発明）

多孔質SiO₂膜作製のための反応液を調製する原料として、TEOS 1モルに対して、硝酸0.7モル、H₂O 12モル、エタノール15モル、所定量の界面活性剤を用い、多孔質SOG膜用のSiO₂液を調製した。界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライド（関東化学（株）製、商品名：CTACI）を、TEOS 1モルに対して0.1、0.15、0.2、0.25モル添加して、塗布液を調製した。半導体基板上に各塗布液を3000回転/分の条件でスピコートした。公知の赤外線加熱炉を用いて、塗布された各基板を、表5に示すように、空气中200～400℃で第一加熱処理工程を行い、次いで、100～10⁻⁵Paの雰囲気中400℃で第二加熱処理（焼成処理）工程を行って、疎水性の多孔質SiO₂膜を得た（試料番号A5～H5）。また、表6に示すように、上記第一工程に次いで、100～10⁻⁵Paの雰囲気中350℃、400℃、450℃、500℃で第二加熱処理工程を行って、疎水性の多孔質SiO₂膜を得た（試料番号I5～L5）。

最初の処理温度200℃から次工程の処理温度400℃へと昇温する時間を60分とし、その他の場合も同じ昇温速度とした。この昇温速度は特に制限される訳ではないが、得られた膜の膜質について、膜荒れが少なく、リーク電流も小さな値となるような範囲であればよい。また、真空焼成中の保持時間は膜構造の破壊が生じない範囲であればよく、本実施例では30分間保持して焼成した。

このようにして得られた多孔質膜についてFT-IR分析によりスペクトルを測定したところ、第3図の場合と同様に、3400cm⁻¹付近にOH基のピークはなかった

上記のようにして得られた疎水性多孔質SiO₂膜（試料番号A5～L5）について、アルミ電極を蒸着した後、HP社製誘電率測定装置（RF IMPEDANCE ANALYZER

4191A)を用いて、1週間後に比誘電率を測定した。得られた比誘電率を表5および6に示した。

(表5)

試料 番号	第一加熱処 理工程(℃)	第二加熱処 理工程(℃)	界面活性剤/T EOS (モル比)	比誘電率 (ϵ/ϵ_0)
A5	200	400	0.1	3.8
B5	200	400	0.15	3.2
C5	200	400	0.2	2.0
D5	200	400	0.25	1.5
E5	250	400	0.25	1.5
F5	300	400	0.25	2.5
G5	350	400	0.25	3.2
H5	400	400	0.25	4.1

表5から明らかなように、空气中200～350℃で処理し、次いで真空中400℃で処理した場合、1.0～4.0の範囲内の低い比誘電率を有するSOG膜が得られた。また、得られたSOG膜は、半導体プロセスにおいてCVDなどによりその上にさらに膜を積層させた場合も、比誘電率の上昇がほとんどなかった。

(表6)

試料 番号	第一加熱処 理工程(℃)	第二加熱処 理工程(℃)	界面活性剤/T EOS (モル比)	比誘電率 (ϵ/ϵ_0)
I5	200	350	0.25	2.8
J5	250	400	0.25	1.7
K5	300	450	0.25	2.2
L5	350	500	0.25	3.0

表6から明らかなように、最初に空气中200～350℃で処理し、次いで真空中350～450℃で処理した場合、4.0以下の低い比誘電率を有するSOG膜が得られていることが分かる。

FT-IRスペクトルから明らかなように、OH基のピークはないが、これは

OH基に起因する水分吸着がないということであり、Alなどの配線を腐食することがないということの意味する。さらに、本実施例で得られた疎水性多孔質SiO₂膜は、半導体プロセスにおいてCVDなどによりその上にさらに別の膜を積層させた場合も、比誘電率の上昇がほとんどなかった。

本実施例に従って基板上に多孔質SiO₂膜を作製した場合（試料番号J5）と、従来技術（無機SiO₂のシリル化による方法）により基板上に多孔質SiO₂膜を作製した場合とについて、走査型電子顕微鏡（SEM）によりその断面写真を取り、各多孔質膜の膜質状態を観測した。このSEM像から、実施例1の場合と同様に、従来膜の場合、大きな径の空孔（数nm～数十nm）が観測されたが、本実施例のSiO₂膜では極めて小さな空孔であり、実際、SEM観測できない1nm以下の空孔であることがわかった。

また、界面活性剤として、n-ヘキサデシルトリメチルアンモニウムクロライドの代わりにラウリルトリメチルアンモニウムクロライド（花王（株）製、商品名：コータミン24P）を使用した場合も、上記と同様な結果が得られた。

産業上の利用可能性

以上のように、本発明にかかる多孔質SiO₂膜の作製方法は、LSIなどの半導体プロセスの分野において層間絶縁膜を形成する際に有用である。

請 求 の 範 囲

1. 有機シランと、水と、アルコールとを含む有機シラン液を用い、該有機シランを酸加水分解またはアルカリ加水分解に付し、界面活性剤の存在下で加熱処理することにより多孔質 SiO_2 膜を得ることを特徴とする多孔質SOG膜の作製方法。

2. 前記多孔質 SiO_2 膜を得る第一工程を少なくとも一回繰り返して、該第一工程で得られた多孔質 SiO_2 膜の上にさらに多孔質 SiO_2 膜を順次形成して多層膜を形成する工程を含むことを特徴とする請求の範囲第1項記載の多孔質SOG膜の作製方法。

3. 前記第一工程で得られた多孔質 SiO_2 膜の表面に、CVD法またはスパッタ法により、 SiO_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該表面をキャップする第二工程、次いで、該第一工程と第二工程とを少なくとも一回繰り返して多層膜を形成する工程を含むことを特徴とする請求の範囲第2項記載の多孔質SOG膜の作製方法。

4. 前記多孔質 SiO_2 膜を得た後、CVD法またはスパッタ法により、該多孔質 SiO_2 膜の表面に SiO_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該表面をキャップして、多孔質 SiO_2 膜を得ることを特徴とする請求の範囲第1項記載の多孔質SOG膜の作製方法。

5. 前記多孔質 SiO_2 膜を得た後、該多孔質 SiO_2 膜を酸素プラズマ処理、電子線照射処理または紫外線照射処理のいずれかに付して、該多孔質 SiO_2 膜に残留する未反応OH基を除去し、多孔質 SiO_2 膜を得ることを特徴とする請求の範囲第1項記載の多孔質SOG膜の作製方法。

6. 前記加熱処理を、まず、主として水およびアルコールを蒸発させる温度で行う第一加熱処理工程と、次いで、昇温して、得られる多孔質 SiO_2 膜の少なくとも空孔内部の壁面が界面活性剤の疎水性部分で覆われるようにする温度で行う第二加熱処理工程とにより行って、多孔質 SiO_2 膜を得ることを特徴とする請求の範囲第1項記載の多孔質SOG膜の作製方法。

7. 前記第二加熱処理工程が、 $350 \sim 450^{\circ}\text{C}$ で行われることを特徴とする請求の範囲第6項記載の多孔質SOG膜の作製方法。

8. 有機シランと、水と、アルコールと、酸またはアルカリとを混合し、さらに界面活性剤を添加した有機シラン液を半導体基板上にスピンコートし、加熱処理して、該水、アルコール、界面活性剤を蒸発せしめることにより多孔質 SiO_2 膜を得ることを特徴とする多孔質SOG膜の作製方法。

9. 前記加熱処理で得られた多孔質 SiO_2 膜の表面に、CVD法またはスパッタ法により、 SiO_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該表面をキャップする工程、次いで、該加熱処理と該キャップする工程とを少なくとも一回繰り返して多層膜を形成する工程を含むことを特徴とする請求の範囲第8項記載の多孔質SOG膜の作製方法。

10. 前記多孔質 SiO_2 膜を得た後、CVD法またはスパッタ法により、該多孔質 SiO_2 膜の表面に SiO_2 膜、 SiN_x 膜または SiO_xN_y 膜のいずれかを形成し、該表面をキャップして多孔質 SiO_2 膜を得ることを特徴とする請求の範囲第8項記載の多孔質SOG膜の作製方法。

11. 前記多孔質 SiO_2 膜を得た後、該多孔質 SiO_2 膜を酸素プラズマ処理、電子線照射処理または紫外線照射処理のいずれかに付して、該多孔質 SiO_2 膜に残留する未反応OH基を除去し、多孔質 SiO_2 膜を得ることを特徴とする請求の範囲第8項記載の多孔質SOG膜の作製方法。

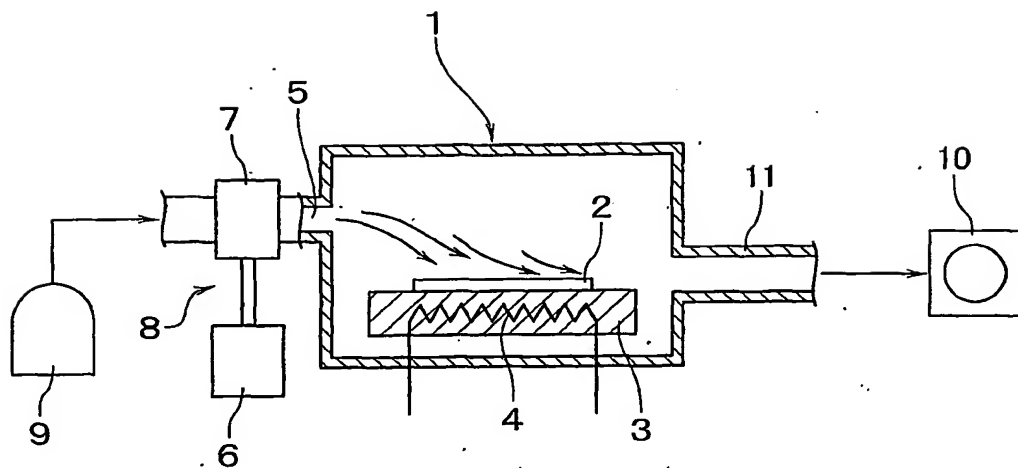
12. 前記加熱処理を、まず、 $200 \sim 350^{\circ}\text{C}$ の温度で処理して、主として水およびアルコールを蒸発させる第一加熱処理工程と、次いで、 $350 \sim 450^{\circ}\text{C}$ の温度で処理して、得られる多孔質 SiO_2 膜の少なくとも空孔内部の膜表面に界面活性剤の親水性部分を付着させた状態で膜形成を終了させ、該空孔内部の壁面が該界面活性剤の疎水性部分で覆われるようにする第二加熱処理工程とにより行って、多孔質 SiO_2 膜を得ることを特徴とする請求の範囲第8項記載の多孔質SOG膜の作製方法。

13. 前記有機シランが加水分解可能な有機オキシシランであり、界面活性剤が陽イオン性界面活性剤であることを特徴とする請求の範囲第1～12項のいずれかに記載の多孔質SOG膜の作製方法。

14. 前記有機シランがTEOS、TMOSであり、界面活性剤がラウリルトリメチルアンモニウムクロライド、n-ヘキサデシルトリメチルアンモニウムクロライド、アルキルトリメチルアンモニウムブロマイド、セチルトリメチルアンモニウムクロライド、セチルトリメチルアンモニウムブロマイド、ステアリルトリメチルアンモニウムクロライド、アルキルジメチルエチルアンモニウムクロライド、アルキルジメチルエチルアンモニウムブロマイド、セチルジメチルエチルアンモニウムブロマイド、オクタデシルジメチルエチルアンモニウムブロマイド、またはメチルドデシルベンジルトリメチルアンモニウムクロライドなどのハロゲン化アルキルトリメチルアンモニウム系陽イオン性界面活性剤であることを特徴とする請求の範囲第1～13項のいずれかに記載の多孔質SOG膜の作製方法。

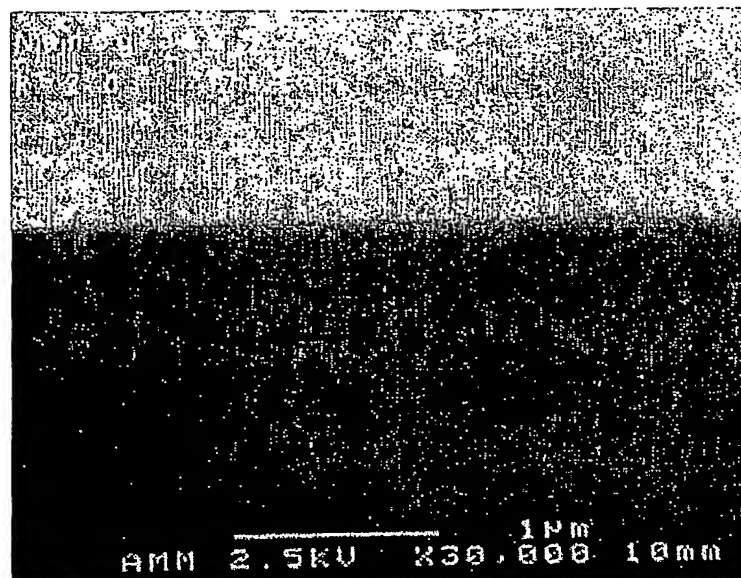
15. 前記有機シラン1モルに対して、水8～15モル、酸加水分解またはアルカリ加水分解のための酸やアルカリ0.5～1.5モル、界面活性剤0.1～0.4モルを用いることを特徴とする請求の範囲第1～14項のいずれかに記載の多孔質SOG膜の作製方法。

第1図

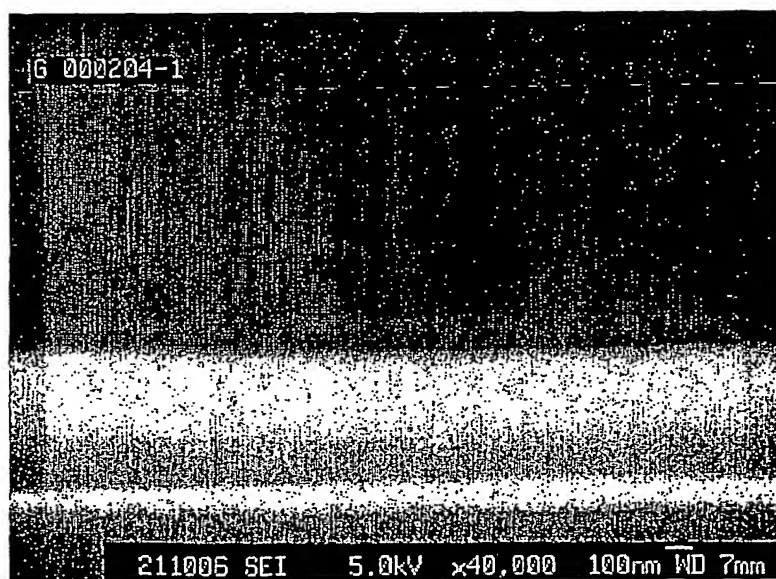


2/3
第2図

(A)



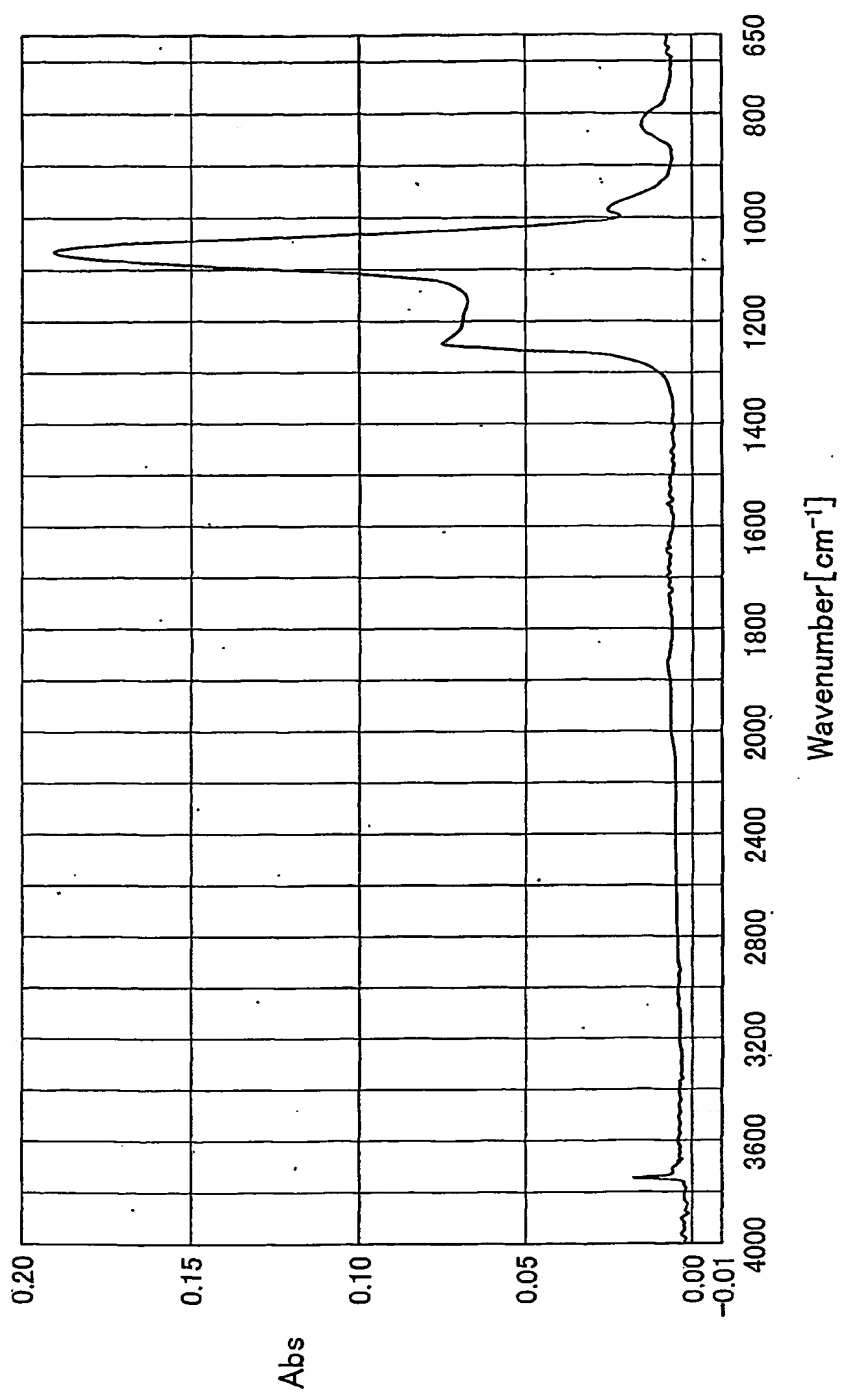
(B)



差替え用紙(規則26)

3/3

第3図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/02885

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H01L 21/316, 21/768

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ C01B 33/113-33/193, H01L 21/316, 21/768

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP, 9-227113, A (Agency of Industrial Science and Technology), 02 September, 1997 (02.09.97), Par. Nos. [0009] to [0014] Par. Nos. [0009] to [0014] (Family: none)	1-2, 8, 13-15 3-7, 9-12
X Y	JP, 2000-58540, A (Sony Corporation), 25 February, 2000 (25.02.00), Par. Nos. [0013] to [0045] Par. Nos. [0013] to [0045] (Family: none)	1-2, 6-7, 13-15 3-5
Y	JP, 9-213797, A (Matsushita Electric Ind. Co., Ltd.), 15 August, 1997 (15.08.97), Par. Nos. [0016] to [0023] (Family: none)	3-4, 9-10
Y	JP, 11-284189, A (Seiko Epson Corporation), 15 October, 1999 (15.10.99), Full text (Family: none)	5, 11
Y	JP, 9-227249, A (Toyota Central Research & Development	6-7, 12

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
21 June, 2001 (21.06.01)

Date of mailing of the international search report
03 July, 2001 (03.07.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/JP01/02885

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Lab, Inc.), 02 September, 1997 (02.09.97), Par. Nos. [0027] to [0052], [0072] to [0074] (Family: none) JP, 4-280812, A (Fuji Davison Chem. Ltd.), 06 October, 1992 (06.10.92), Full text (Family: none)	1-15

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L 21/316, 21/768

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ C01B 33/113 - 33/193, H01L 21/316, 21/768

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2001年
 日本国登録実用新案公報 1994-2001年
 日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP, 9-227113, A (工業技術院長) 2. 9月. 1997 (02. 09. 97) 【0009】 - 【0014】 【0009】 - 【0014】 (ファミリーなし)	<u>1-2, 8, 13-15</u> 3-7, 9-12

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

21. 06. 01

国際調査報告の発送日

03.07.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

加藤 浩一

電話番号 03-3581-1101 内線 3470



4R 2929

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 2000-58540, A (ソニー株式会社) 25. 2月. 2000 (25. 02. 00) 【0013】 - 【0045】	1-2, 6-7, 13-15
Y	【0013】 - 【0045】 (ファミリーなし)	3-5
Y	JP, 9-213797, A (松下電器産業株式会社) 15. 8月. 1997 (15. 08. 97) 【0016】 - 【0023】 (ファミリーなし)	3-4, 9-10
Y	JP, 11-284189, A (セイコーエプソン株式会社) 15. 10月. 1999 (15. 10. 99) 全文 (ファミリーなし)	5, 11
Y	JP, 9-227249, A (株式会社豊田中央研究所) 2. 9月. 1997 (02. 09. 97) 【0027】 - 【0052】, 【0072】 - 【0074】 (ファミリーなし)	6-7, 12
A	JP, 4-280812, A (富士通デヴィソン化学株式会社) 6. 10月. 1992 (06. 10. 92) 全文 (ファミリーなし)	1-15

様式PCT/ISA/210 (第2ページの続き) (1998年7月)